

SESSION 2010

**AGREGATION
CONCOURS INTERNE
ET CAER**

Section : GÉNIE ÉLECTRIQUE

**Options : ÉLECTRONIQUE ET INFORMATIQUE INDUSTRIELLE,
ÉLECTROTECHNIQUE ET ÉLECTRONIQUE DE PUISSANCE**

ÉPREUVE PORTANT SUR L'ÉTUDE D'UN PROBLÈME D'AUTOMATISATION

Durée : 6 heures

Calculatrice électronique de poche - y compris calculatrice programmable, alphanumérique ou à écran graphique – à fonctionnement autonome, non imprimante, autorisée conformément à la circulaire n° 99-186 du 16 novembre 1999.

L'usage de tout ouvrage de référence, de tout dictionnaire et de tout autre matériel électronique est rigoureusement interdit.

Dans le cas où un(e) candidat(e) repère ce qui lui semble être une erreur d'énoncé, il (elle) le signale très lisiblement sur sa copie, propose la correction et poursuit l'épreuve en conséquence.

De même, si cela vous conduit à formuler une ou plusieurs hypothèses, il vous est demandé de la (ou les) mentionner explicitement.

NB : Hormis l'en-tête détachable, la copie que vous rendrez ne devra, conformément au principe d'anonymat, comporter aucun signe distinctif, tel que nom, signature, origine, etc. Si le travail qui vous est demandé comporte notamment la rédaction d'un projet ou d'une note, vous devrez impérativement vous abstenir de signer ou de l'identifier.

Tournez la page S.V.P.

A

ALIMENTATION DES MICROPROCESSEURS DE NOUVELLE GÉNÉRATION

CE SUJET COMPORTE 2 DOSSIERS DISTINCTS :

- 📁 Présentation et texte du sujet avec le travail demandé
- 📁 Documents réponses

26 pages

11 pages

CE SUJET COMPORTE TROIS PARTIES INDÉPENDANTES :

PARTIE A : ANALYSE DU FONCTIONNEMENT ET DES CONTRAINTES

PARTIE B : MODÈLE LINÉAIRE « PETITS SIGNAUX » ET CONTRÔLE D'UN VR EN MODE TENSION

PARTIE C : CONTRÔLE EN MODE COURANT

Une lecture préalable et complète du sujet est indispensable.

Il sera tenu compte de la cohérence avec laquelle les candidats traiteront chaque partie, le jury préférant une réflexion d'ensemble de la partie abordée à un éparpillement des réponses.

Les candidats sont invités à numéroter chaque page de leur copie et à indiquer clairement le numéro de la question traitée.

Les candidats sont priés de rédiger les différentes parties du problème sur feuilles séparées et clairement repérées. Les questions sont encadrées et identifiées par un numéro.

Il leur est rappelé qu'ils doivent utiliser les notations propres au sujet, présenter clairement les calculs et dégager ou encadrer tous les résultats.

Tout résultat incorrectement exprimé ne sera pas pris en compte. En outre les correcteurs leur sauront gré d'écrire lisiblement et de soigner la qualité de leur copie.

Il sera tenu compte de la qualité de rédaction, en particulier pour les réponses aux questions ne nécessitant pas de calcul. Le correcteur attend des phrases complètes respectant la syntaxe de la langue française.

Pour la présentation des applications numériques, il est rappelé que lors du passage d'une forme littérale à son application numérique, il est recommandé aux candidats de procéder comme suit :

- après avoir rappelé la relation littérale, chaque grandeur est remplacée par sa valeur numérique en respectant la position qu'elle avait dans la relation puis le résultat numérique est donné sans calculs intermédiaires et sans omettre son unité.

ALIMENTATION DES MICROPROCESSEURS DE NOUVELLE GÉNÉRATION

Ce sujet traite de l'alimentation des microprocesseurs de nouvelle génération. Il est composé de 3 parties. Dans la première partie, vous étudierez les structures d'alimentation et les contraintes associées au fonctionnement des microprocesseurs. Dans la seconde partie, une étude approfondie de ces régulateurs et de leur contrôle sera réalisée. Nous verrons dans la troisième partie que ces modèles sont aujourd'hui insuffisants tant la dynamique imposée aux régulateurs est devenue importante dans ce type d'applications. Des modèles plus évolués de ces convertisseurs seront donc étudiés dans la troisième partie.

Sommaire

A	Analyse du fonctionnement et des contraintes	7
A.I	Analyse du fonctionnement	7
A.II	Analyse des contraintes	10
B	Modèle linéaire « petits signaux » et contrôle d'un VR en mode tension	15
B.I	Modélisation du convertisseur	15
B.II	Contrôle en mode tension	16
C	Contrôle en mode courant	20
C.I	Modélisation de la boucle de courant	21
C.II	Impédance de sortie du VR et détermination du correcteur de la boucle de tension	25

PRÉSENTATION GÉNÉRALE

En 1965, à peine 6 années après l'invention des circuits intégrés (CI), Gordon Moore a prédit le doublement du nombre de transistors sur un CI chaque année. En 1980, cette vitesse d'évolution de la technologie des CI a été ramenée au doublement du nombre de transistors tous les 18 mois. Cette prévision de la vitesse d'évolution technologique des CIs est communément connue sous le nom de loi de Moore. Force est de constater que cette loi est respectée depuis environ 40 ans grâce aux innovations technologiques de l'industrie du silicium. Notons que les nanotechnologies vont sans doute permettre à la loi de Moore de continuer à s'appliquer dans les 10 prochaines années. Si nous nous référons à la feuille de route d'Intel (voir Fig. 1), plus d'1 milliards de transistors seront intégrés dans chaque microprocesseur dans les prochaines années.

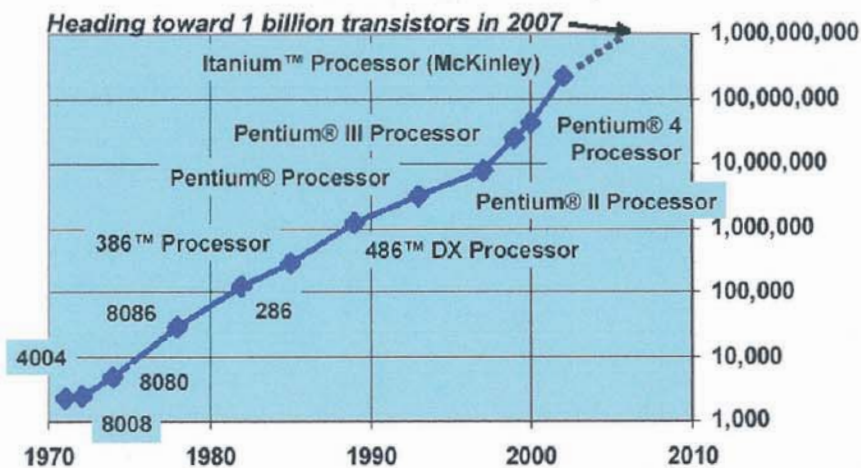


Figure 1 : Évolution du nombre de transistors dans les µProcesseurs

Mais l'augmentation de la densité de transistors n'est pas le seul facteur d'amélioration des performances d'un microprocesseur. La fréquence de commutation ou la fréquence d'horloge est également représentative des performances d'un microprocesseur.

L'augmentation de la fréquence de fonctionnement et du nombre de transistors ont eu pour conséquence l'augmentation de la puissance consommée comme montré à la Fig. 2

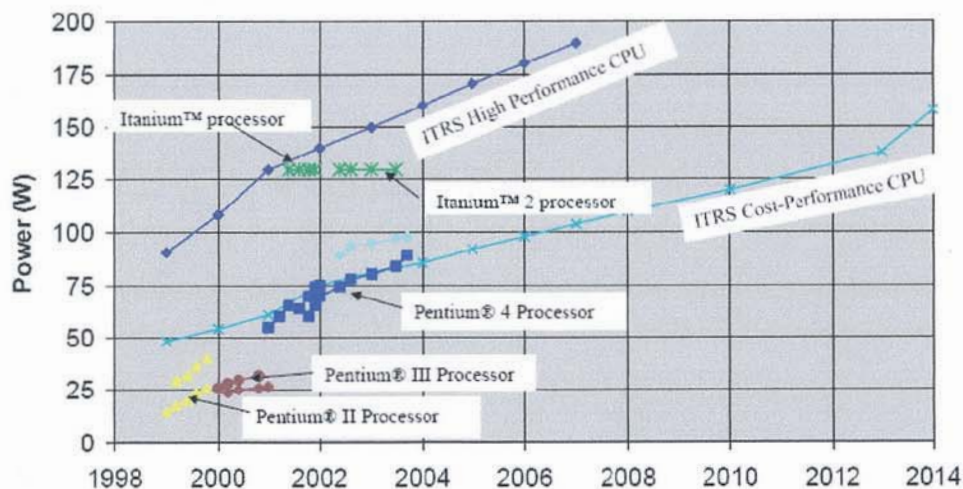


Figure 2 : Évolution des consommations des microprocesseurs (source Intel)

Pour contrecarrer l'augmentation de la puissance consommée et la densité de puissance dissipée par la puce silicium, les tensions d'alimentation des microprocesseurs ont diminué avec

l'augmentation du nombre de transistors et de la fréquence de fonctionnement. Bien qu'actuellement ces tensions d'alimentation atteignent 0,7V pour les processeurs les plus performants, la puissance consommée continue à croître. Ainsi, d'ici 2010, les processeurs dissiperont 1kW/cm². Ceci nous amène progressivement vers des limites physiques qui apparaissent comme des limites technologiques infranchissables et qui réduiront les potentiels d'amélioration des futures générations de processeurs.

L'augmentation de la puissance consommée et la réduction de la tension d'alimentation des processeurs s'accompagne d'une forte augmentation des courants absorbés. La Fig. 3 montre la feuille de route en matière d'alimentation des processeurs Intel. Ainsi, des courants supérieurs à 100A deviennent classiques dans ce genre d'applications.

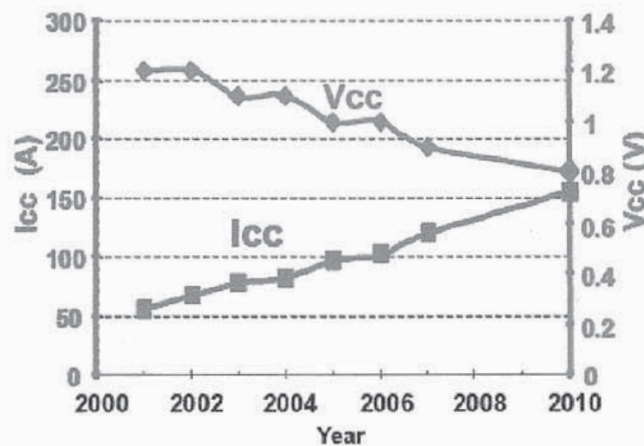


Figure 3 : Évolution des tensions et courant d'alimentation des µProcesseurs

Les tensions d'alimentation inférieures à 1V pour les processeurs amènent également des problèmes en termes de régulation. La « fenêtre » de régulation de la tension d'alimentation devient de plus en plus étroite de façon à assurer une différenciation correcte d'un 1 et d'un 0 logique.

De plus, les fréquences d'horloge très élevées vont de pair avec des appels de courants aux dynamiques très importantes (grands di/dt). Ces appels de courant surviennent lors des changements d'état du microprocesseur comme par exemple lors d'un passage du mode veille à une utilisation à 100% du CPU. Les taux de variation des courants absorbés atteignent désormais les valeurs vertigineuses de 100A/ns (voir Fig. 4).

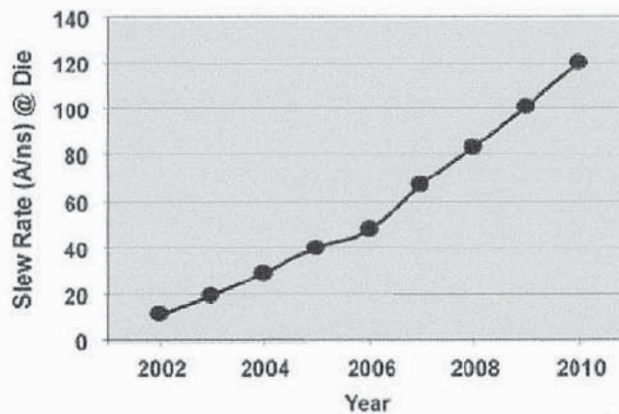


Figure 4 : Évolution des gradients de courants absorbés par les µProcesseurs

État de l'art en matière d'alimentation des processeurs

Pour les microprocesseurs 386 et 486, une alimentation centralisée unique (silver box) était suffisante pour fournir la puissance à l'ensemble des composants numériques de la carte mère. Quand les processeurs Pentium sont apparus dans les années 1990, l'utilisation d'une alimentation centralisée ne permettait plus de respecter les contraintes d'alimentation de ces microprocesseurs du fait de leurs plus faibles tensions d'alimentations et des fréquences de fonctionnement beaucoup plus élevées. En effet, la distance entre la « silver box » et le microprocesseur devenait trop importante, limitant de ce fait la dynamique des courants pouvant être fournis par l'alimentation. De plus, comme nous l'avons vu précédemment, les tolérances sur les tensions d'alimentations sont devenues de plus en plus étroites au fur et à mesure des évolutions technologiques. Ainsi, une tolérance de 5% sur une tension de 3,3V était requise pour un microprocesseur Pentium II alors que cette tolérance est ramenée à 2% sur une tension de 1,3V pour un microprocesseur Pentium IV. Les architectures d'alimentation des microprocesseurs ont donc évolué et sont désormais constituées par l'association de la traditionnelle « silver box » et d'un régulateur de tension (**VR : Voltage Regulator**) placés à proximité du microprocesseur de façon à réduire les impédances d'interconnexion. Les VRs actuels convertissent une tension continue de 12V fournie par la « silver box » en une tension basse de l'ordre du Volt. Ces VRs doivent posséder de nombreuses qualités comme une dynamique élevée, une bonne régulation de la tension de sortie, une petite taille et un bon rendement.

La Fig. 5 décrit l'architecture actuelle retenue pour l'alimentation des microprocesseurs et la Fig. 6 montre l'emplacement d'un VR sur une carte mère récente (Notez le système de refroidissement permettant, entre autre, l'évacuation des pertes générées par les transistors du VR).

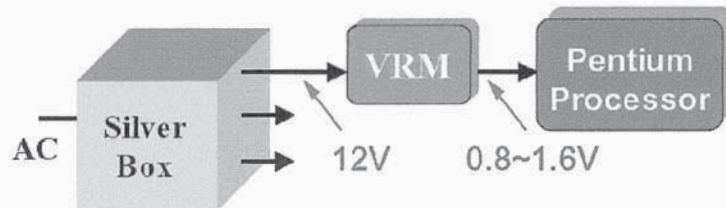


Figure 5 : Architecture de l'alimentation d'un μ Processeur

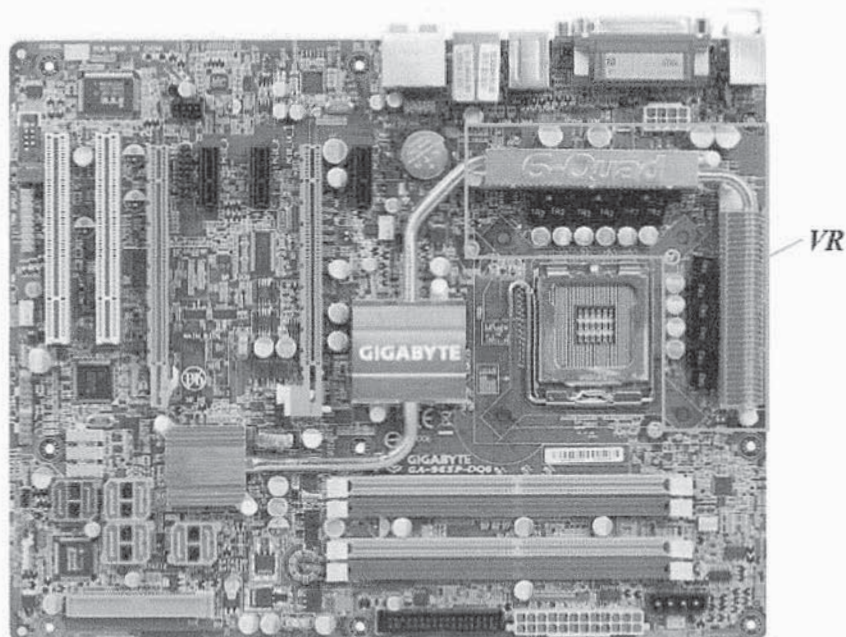


Figure 6 : Implantation d'un VR sur une carte mère

Dans leur version initiale, les VRs qui accompagnaient les microprocesseurs de type Pentium II étaient réalisés à partir d'un simple convertisseur DC-DC de type Buck.

Cependant, cette solution s'est avérée incapable de respecter les contraintes de la génération suivante, le Pentium III, pour lequel la tension d'alimentation a été réduite pour passer de 2,8V à 1,5V, le courant absorbé a augmenté de 10A à 30A et la dynamique de courant est passée de 1A/ns à 8A/ns. La Fig. 7 montre la structure d'un VR utilisé pour l'alimentation d'un microprocesseur de type Pentium III.

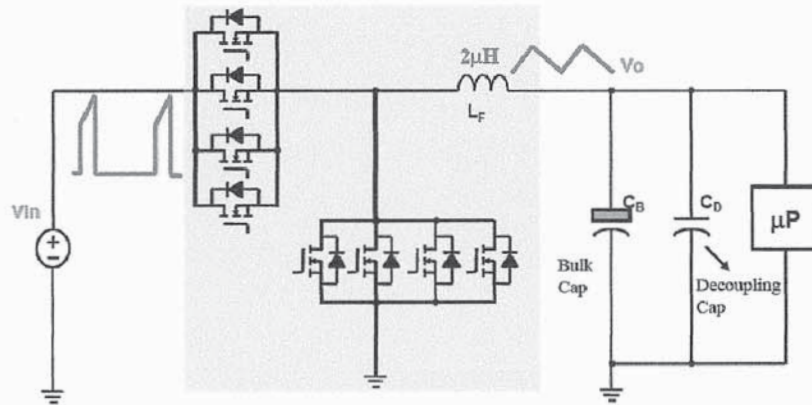


Figure 7 : Structure d'un VR pour l'alimentation des μ Processeurs de type Pentium III

Dans cette évolution, plusieurs transistors sont associés en parallèle de façon à partager le fort courant appelé par le microprocesseur. Les capacités servant au stockage de l'énergie et au découplage sont placées à proximité du microprocesseur. Ceci permet d'éviter les pics et les creux de tensions lors des changements rapides du courant appelé. Les dynamiques du Pentium III ont obligé les concepteurs à augmenter la valeur et donc le nombre de capacités de découplage par un facteur 23 et les capacités de stockage (Bulk) par 3. Cette augmentation se traduit par une place occupée sur la carte mère de plus en plus importante et le coût associé à une telle solution technologique devient élevé. L'augmentation de la valeur des capacités requises en sortie du VR est en fait liée à l'augmentation de la dynamique du courant appelé par le microprocesseur et à l'impossibilité pour le VR de suivre cette augmentation de dynamique du fait de la valeur importante de l'inductance de filtrage nécessaire à la réduction de l'ondulation de courant en sortie du régulateur.

Pour dépasser cette limitation, il a été nécessaire de réduire la valeur de l'inductance de sortie des VRs, passant de 2 à $4\mu H$ à 200nH. Cette modification permet d'obtenir l'augmentation de dynamique requise. Cette réduction de la valeur de l'inductance se paye toutefois par une augmentation très importante de l'ondulation de courant dans le régulateur, le rendement de conversion se trouve alors réduit.

La solution proposée par les concepteurs de VR a consisté à utiliser des structures de conversion comportant plusieurs phases (classiquement 4) associées en parallèle, fonctionnant à la même fréquence mais avec des commandes décalées de façon régulière les unes par rapport aux autres. Cette technique de commande s'appelle l'entrelacement. La mise en parallèle des convertisseurs permet de limiter la puissance convertie par chaque phase et la technique d'entrelacement permet d'obtenir un effet de réduction de l'ondulation de courant en sortie de convertisseur. Le schéma d'un tel VR est donné à la Fig. 8.

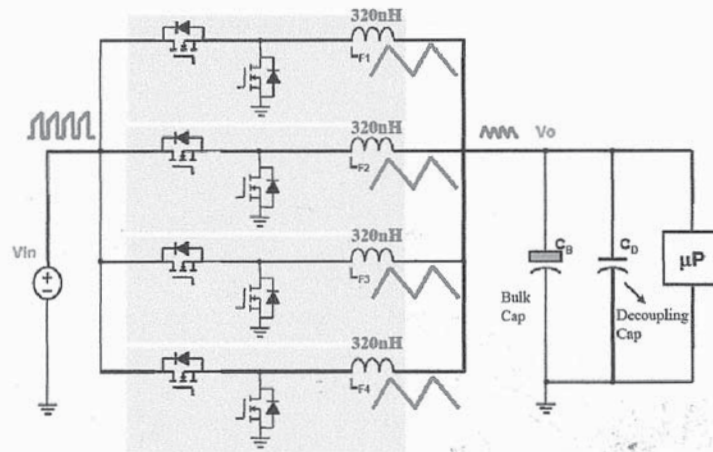


Figure 8 : Structure d'un VR pour l'alimentation des μ Processeurs de nouvelle génération

Les structures de VR polyphasées sont désormais les seules solutions retenues dans l'alimentation des microprocesseurs Pentium IV et autres Core 2 Duo et Core 2 Quad pour lesquels la tension d'alimentation a été réduite (1,3V Pentium IV) et le courant absorbé peut atteindre des valeurs supérieures à 100A. Dans ces VRs, la tension d'entrée a été ramenée de 5V à 12V pour réduire les pertes dans le bus d'alimentation.

Nous allons étudier ces VRs de dernière génération.

A ANALYSE DU FONCTIONNEMENT ET DES CONTRAINTES

Dans cette partie, nous allons nous étudier la structure de conversion et analyser les contraintes d'alimentation associées aux microprocesseurs.

A.I Analyse du fonctionnement

Un VR destiné à alimenter un microprocesseur est réalisé en associant en parallèle et en entrelaçant la commande de plusieurs convertisseurs de type Buck. La structure de base de ce convertisseur est donc l'alimentation Buck dont le schéma est donné à la Fig. A.1.

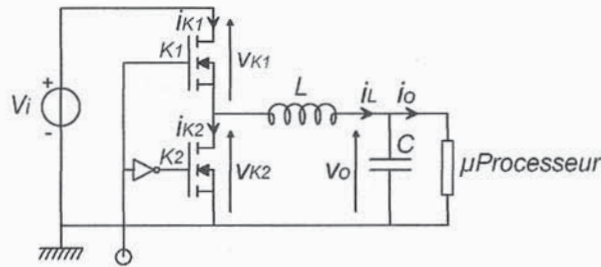


Figure A.1 : Alimentation de type Buck

Nous allons nous intéresser dans un premier temps au fonctionnement en régime permanent de ce convertisseur. Dans cette partie, nous supposons que la tension d'entrée V_i et de sortie V_o restent en première approximation constantes. L'interrupteur K_1 est fermé de 0 à αT et l'interrupteur K_2 est fermé de αT à T . Les interrupteurs K_1 et K_2 sont supposés parfaits.

- Q.A.1.** Dans le cas d'un fonctionnement en régime permanent, donner l'équation d'évolution du courant i_L en fonction du temps pendant l'intervalle $[0, \alpha T]$ puis sur l'intervalle $[\alpha T, T]$, le courant évoluant entre les valeurs limites I_{max} et I_{min} . Donner le résultat en fonction de V_i , V_o , L , α , I_{max} et I_{min} .
- Q.A.2.** Représenter l'allure du courant dans l'inductance et la tension v_{K2} sur le document réponse REP A.1.
- Q.A.3.** Donner l'expression en fonction de V_i et α de la valeur moyenne de v_{K2} sur une période de découpage, valeur que nous noterons $\langle v_{K2} \rangle_T$.
- Q.A.4.** Donner, pour le régime permanent, l'expression de l'ondulation du courant Δi_L dans l'inductance en fonction de V_i , α , L et T .

La structure entrelacée correspondant à cette structure de conversion est donnée à la Fig A.2 dans le cas d'un VR à 4 cellules. Dans ce schéma, R_L correspond à la résistance série de l'inductance L .

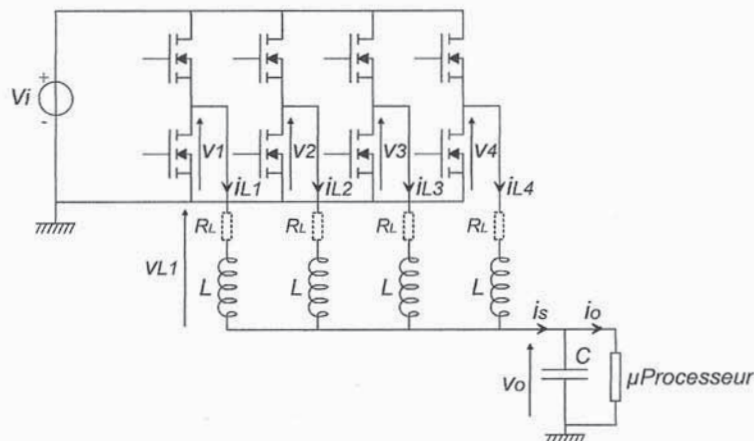


Figure A.2 : VR à structure entrelacée

La tension fournie par chaque convertisseur est décalée par rapport à la précédente d'un intervalle de temps de $T/4$ et les rapports cycliques α de chacune des phases sont identiques en régime permanent et dans le cas supposé d'un fonctionnement idéal du dispositif (correspondant à des caractéristiques identiques pour les composants constituant chaque cellule). Les tensions délivrées par les convertisseurs sont données à la Fig. A.3.

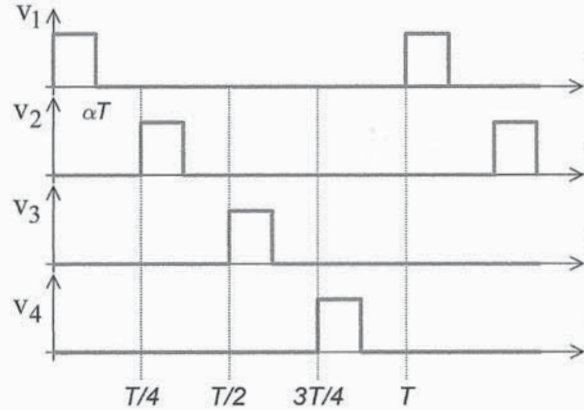


Figure A.3 : Tensions délivrées par les 4 convertisseurs de type Buck

La décomposition en série de Fourier correspondant à la première de ces tensions est donnée par l'expression suivante :

$$v_1(t) = \langle v_1 \rangle + \sum_{n=1}^{\infty} \frac{2V_i}{n\pi} \sin(n\pi\alpha) \cos(n\omega(t - \alpha T/2)) \quad \text{avec} \quad \omega = 2\pi/T$$

Q.A.5. En supposant un fonctionnement en régime permanent et pour une composante harmonique à la pulsation $n\omega$, vous donnerez la valeur de l'impédance Z_L en sortie de chaque convertisseur sous forme complexe en fonction de R_L , L , n et ω . Z_L est définie comme :

$$Z_{Ln} = \frac{V_{Ln}}{I_{Ln}} \quad \text{avec} \quad n \text{ le rang de l'harmonique considéré}$$

Q.A.6. En supposant que la résistance R_L n'intervient dans le calcul que pour la composante continue du courant, vous donnerez l'expression de la décomposition en série de Fourier du courant $i_{L1}(t)$ en fonction de V_i , V_o , α , n , ω , T , R_L et L .

Q.A.7. Donner sans calcul, l'expression de la décomposition en série de Fourier de la tension $v_2(t)$ et en déduire l'expression du courant $i_{L2}(t)$ dans la cellule 2 du convertisseur.

Q.A.8. En généralisant ce résultat, donner les expressions des courants dans les cellules 3 et 4.

Q.A.9. À partir des expressions des courants dans l'ensemble des phases, montrer que le courant $i_s(t)$ ne comporte pas de composantes harmoniques pour les rangs $4p+1$, $4p+2$ et $4p+3$ avec $p = 0, 1, 2, \dots$ mais qu'il ne comporte que des composantes harmoniques de rang $4p$.

Q.A.10. En déduire la fréquence f_s des ondulations de courant de sortie $i_s(t)$ en fonction de T .

Nous allons maintenant raisonner en termes de schéma équivalent en sortie de convertisseur. Ce schéma peut être mis sous la forme donnée à la Fig. A.4.

Q.A.11. En utilisant la règle de superposition des sources, vous donnerez l'expression de la tension $v_{eq}(t)$ délivrée par le générateur équivalent en fonction de $v_1(t)$, $v_2(t)$, $v_3(t)$ et $v_4(t)$.

Q.A.12. Vous proposerez un schéma équivalent pour l'impédance Z_{eq} .

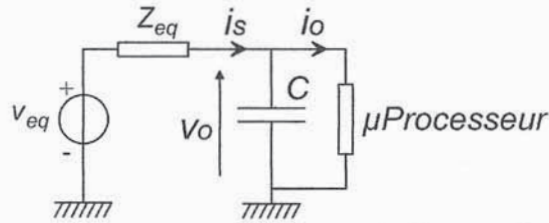


Figure A.4 : Schéma équivalent en sortie de convertisseur

Notons que le courant de sortie i_s est de forme triangulaire à valeur moyenne non-nulle et que cette ondulation est toujours plus faible que l'ondulation Δi_L du courant dans chacune des cellules. Ce qui représente un des grands avantages de cette structure particulière.

La régulation des VRs passe, comme nous le verrons dans la suite, par la présence de boucles de régulation. La plupart des architectures de VRs utilisent des boucles imbriquées, l'une gérant le courant débité par le dispositif et l'autre la tension appliquée au microprocesseur.

Nous allons maintenant nous intéresser au procédé utilisé pour « mesurer » le courant i_s débité par le convertisseur. Du fait des très forts courants délivrés par les VRs actuels, aucun shunt de mesure n'est inséré en sortie du dispositif. Le principe de mesure est basé sur le circuit décrit à la Fig. A.5. Il s'agit d'utiliser le comportement « parasite » résistif de l'inductance de filtrage pour réaliser la mesure. Pour les applications numériques, vous prendrez les valeurs suivantes pour les éléments de ce schéma : $R_L=0,47 \text{ m}\Omega$, $L=220 \text{ nH}$, $C_m=47 \text{ nF}$.

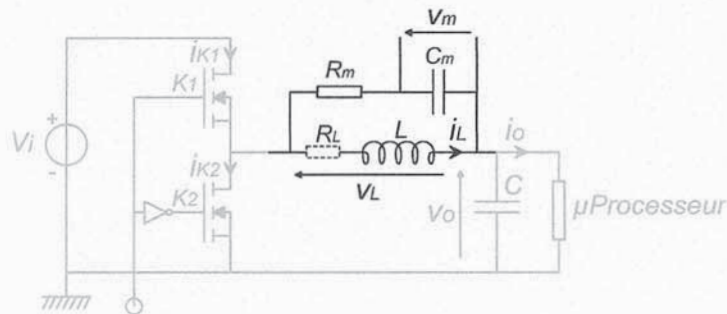


Figure A.5 : Principe de la mesure de courant

Notations : \hat{x} représente une variation de la variable x autour d'un point de fonctionnement

- Q.A.13.** Donner l'expression de la tension $\hat{v}_L(p)$ en fonction de $\hat{i}_L(p)$. Vous mettrez votre réponse sous la forme $\hat{v}_L(p) = G_L \times H_L(p) \times \hat{i}_L(p)$ dans laquelle vous vous attacherez à faire apparaître la constante de temps du circuit électrique τ_L . Donner les valeurs numériques de G_L et de la constante de temps τ_L .
- Q.A.14.** Représenter le diagramme **asymptotique** correspondant au gain de $G_L \times H_L(p)$ sur le document réponse REP A.2 en fonction de la **fréquence en Hz**. Indiquer les valeurs remarquables (fréquence de cassure, extremum, pente...).
- Q.A.15.** Donner l'expression de la tension $\hat{v}_m(p)$ en fonction de $\hat{v}_L(p)$. Vous mettrez votre réponse sous une forme dans laquelle apparaîtront le gain statique G_m et la constante de temps du circuit électrique τ_m , soit : $\hat{v}_m(p) = G_m \times H_m(p) \times \hat{v}_L(p)$.
- Q.A.16.** Donner l'expression de la tension $\hat{v}_m(p)$ en fonction de $\hat{i}_L(p)$ et donner la condition pour que la tension v_m soit proportionnelle au courant i_L . Dans ces conditions, quelle relation lie la tension v_m à i_L .

Q.A.17. Représenter sur le document réponse REP A.2, les diagrammes **asymptotiques** de gain correspondant à $G_m \times H_m(p)$ et à $\hat{v}_m(p)/\hat{i}_L(p)$, en fonction de la **fréquence en Hz**, dans les conditions définies à la question Q.A.16 . Indiquer les valeurs remarquables (fréquence de cassure, maximum, pente...).

Q.A.18. Conclure sur l'intérêt de cette mesure de courant et sur les caractérisations à réaliser pour la mettre en œuvre.

Dans cette partie, nous avons étudié les propriétés des structures de conversion utilisées dans les VRs ainsi que le principe mis en œuvre dans ces convertisseurs pour obtenir une image du courant circulant dans chaque cellule de la structure.

Nous allons maintenant définir les contraintes de fonctionnement imposées à ces convertisseurs par les constructeurs de microprocesseurs.

A.II Analyse des contraintes

Les contraintes imposées par Intel pour l'alimentation de ses μ -processeurs peuvent être décomposées en caractéristiques statiques et dynamiques. Ces caractéristiques imposées sont obtenues grâce aux boucles de régulation du régulateur. Le schéma du VR complété de ces boucles de régulation est donné à la Fig. A.6.

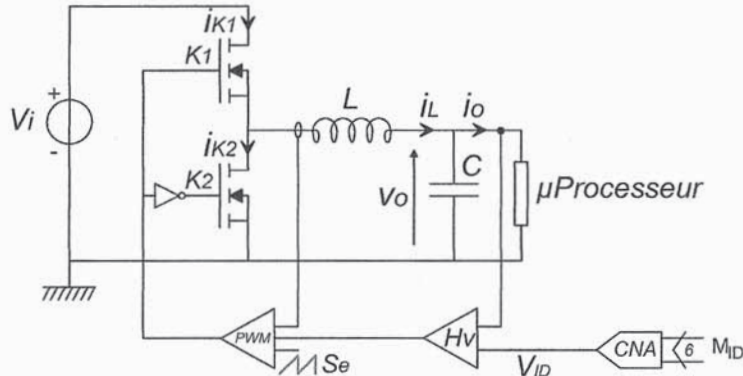


Figure A.6 : Schéma d'un VR avec ses boucles de régulation

Caractéristique statique

La tension délivrée par un VR est pilotée par le microprocesseur à partir d'un mot binaire M_{ID} de 6 bits. Ce mot binaire définit une tension de référence V_{ID} à partir de laquelle la tension fournie par le VR (V_o) est déterminée comme une fonction du courant absorbé par le microprocesseur ($i_o = cte = I_o$). La tension délivrée par le VR doit obligatoirement être comprise entre les limites définies par le constructeur du microprocesseur (voir Fig. A.7 pour le cahier des charges du guide de conception *Intel VRD 10.1* : <ftp://download.intel.com/design/Pentium4/guides/30235604.pdf>). La tension requise est donc définie en terme de déviation par rapport à la tension de référence V_{ID} . Le tableau I donne la table de correspondance entre le mot binaire et la valeur de la tension V_{ID} .

Déviations par rapport à V_{ID} soit $V_o - V_{ID}$ en (V)

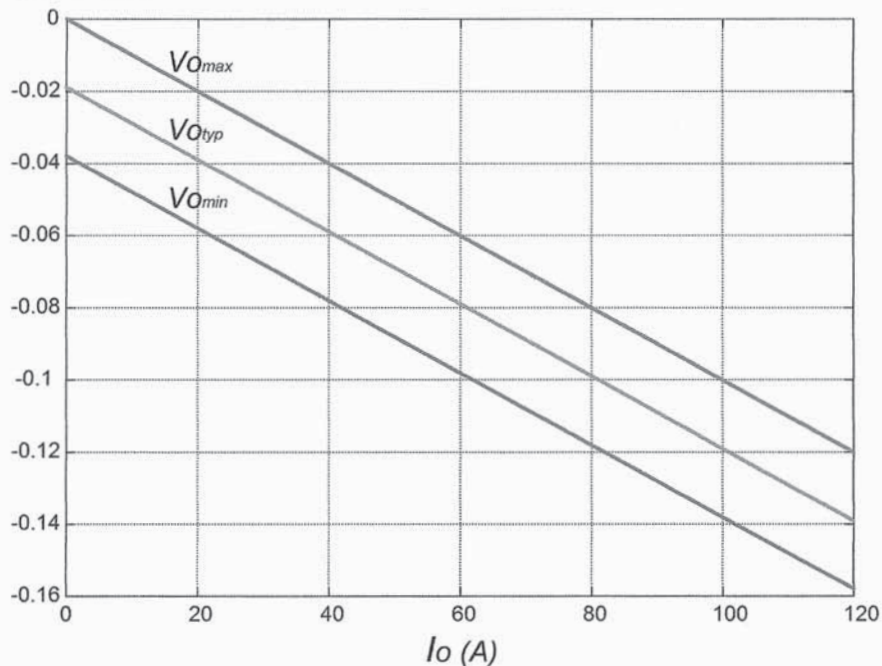


Figure A.7 : Cahier des charges du guide de conception des VRs pour les μ Processeurs Intel

Table 6-3. VRD10 Voltage Identification (VID) Table

Processor Lands (0 = low, 1 = high)						V _{id} (V)	Processor Lands (0 = low, 1 = high)						V _{id} (V)
VID5	VID4	VID3	VID2	VID1	VID0		VID5	VID4	VID3	VID2	VID1	VID0	
0	0	1	0	1	0	0.8375	0	1	1	0	1	0	1.2125
1	0	1	0	0	1	0.8500	1	1	1	0	0	1	1.2250
0	0	1	0	0	1	0.8625	0	1	1	0	0	1	1.2375
1	0	1	0	0	0	0.8750	1	1	1	0	0	0	1.2500
0	0	1	0	0	0	0.8875	0	1	1	0	0	0	1.2625
1	0	0	1	1	1	0.9000	1	1	0	1	1	1	1.2750
0	0	0	1	1	1	0.9125	0	1	0	1	1	1	1.2875
1	0	0	1	1	0	0.9250	1	1	0	1	1	0	1.3000
0	0	0	1	1	0	0.9375	0	1	0	1	1	0	1.3125
1	0	0	1	0	1	0.9500	1	1	0	1	0	1	1.3250
0	0	0	1	0	1	0.9625	0	1	0	1	0	1	1.3375
1	0	0	1	0	0	0.9750	1	1	0	1	0	0	1.3500
0	0	0	1	0	0	0.9875	0	1	0	1	0	0	1.3625
1	0	0	0	1	1	1.0000	1	1	0	0	1	1	1.3750
0	0	0	0	1	1	1.0125	0	1	0	0	1	1	1.3875
1	0	0	0	1	0	1.0250	1	1	0	0	1	0	1.4000
0	0	0	0	1	0	1.0375	0	1	0	0	1	0	1.4125
1	0	0	0	0	1	1.0500	1	1	0	0	0	1	1.4250
0	0	0	0	0	1	1.0625	0	1	0	0	0	1	1.4375
1	0	0	0	0	0	1.0750	1	1	0	0	0	0	1.4500
0	0	0	0	0	0	1.0875	0	1	0	0	0	0	1.4625
1	1	1	1	1	1	OFF ¹	1	0	1	1	1	1	1.4750
0	1	1	1	1	1	OFF ¹	0	0	1	1	1	1	1.4875
1	1	1	1	1	0	1.1000	1	0	1	1	1	0	1.5000
0	1	1	1	1	0	1.1125	0	0	1	1	1	0	1.5125
1	1	1	1	0	1	1.1250	1	0	1	1	0	1	1.5250
0	1	1	1	0	1	1.1375	0	0	1	1	0	1	1.5375
1	1	1	1	0	0	1.1500	1	0	1	1	0	0	1.5500
0	1	1	1	0	0	1.1625	0	0	1	1	0	0	1.5625
1	1	1	0	1	1	1.1750	1	0	1	0	1	1	1.5750
0	1	1	0	1	1	1.1875	0	0	1	0	1	1	1.5875
1	1	1	0	1	0	1.2000	1	0	1	0	1	0	1.6000

1. The V_{CC} output is disabled upon communication of an OFF VID code. This is the same as de-asserting the output enable input (Section 6.1).
2. VID [4:0] are compatible with Intel desktop processors using five-bit VID codes.
3. VID [5:0] will be used on processors with six-bit codes.
4. Processors with seven or eight VID lines are not supported by VRD10

TABLE I : Correspondance entre mot binaire et tension V_{ID}

Q.A.19. En supposant la tension de sortie confondue avec la **courbe typique**, vous donnerez l'expression de la tension V_o en fonction de I_o et V_{ID}. Donner la valeur de la résistance équivalente de sortie du VR.

Caractéristique dynamique

Les caractéristiques dynamiques imposées par le constructeur de microprocesseur lors de changements de régime de fonctionnement du microprocesseur peuvent être représentées lors d'un passage en régime de repos à un régime de calcul intense et réciproquement. Le fonctionnement idéal souhaité dans ces phases transitoires peut être représenté de la façon suivante :

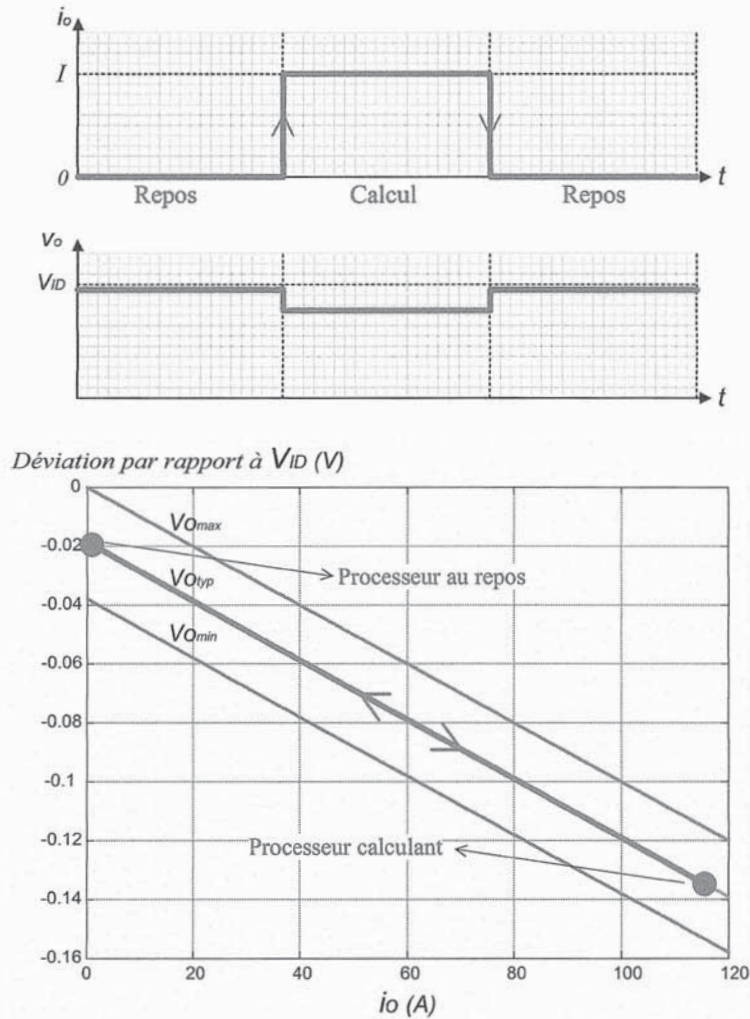


Figure A.8 : Comportement dynamique imposé pour un VR

Q.A.20. Aux vues des comportements dynamiques données à la Fig. A.8, donner la valeur de l'impédance de sortie du VR (en terme de variation par rapport au point de fonctionnement). Vous mettez le résultat sous la forme suivante : $\hat{v}_o(p) = R_o \times H_o(p) \times \hat{i}_o(p)$.

Nous allons maintenant analyser les contraintes induites par ce comportement imposé sur le comportement dynamique du convertisseur. Pour cela, nous allons nous baser sur le schéma équivalent de la Fig. A.9 dans lequel nous prenons en compte la résistance série des capacités de découplage en sortie de convertisseur représentant les pertes diélectriques des capacités en régime transitoire.

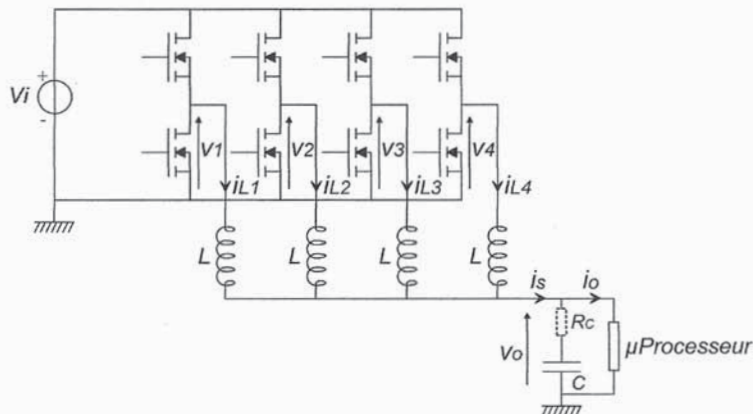


Figure A.9 : schéma équivalent du condensateur de découplage en sortie de VR

Q.A.21. Donner l'expression liant $\hat{v}_o(p)$ aux courants $\hat{i}_o(p)$ et $\hat{i}_s(p)$.

Q.A.22. À partir de la caractéristique dynamique souhaitée et déterminée à la question Q.A.20 donner la relation devant lier les courants $\hat{i}_o(p)$ et $\hat{i}_s(p)$. Vous mettrez le résultat sous la forme suivante : $\hat{i}_s(p) = N_s(p)/D_s(p) \times \hat{i}_o(p)$ où $N_s(p)$ et $D_s(p)$ sont des polynômes de la variable p . Le résultat sera donné en fonction de R_o , R_c et C .

Q.A.23. Dans la pratique, le nombre de condensateurs de découplage à placer en parallèle est choisi de telle sorte que $R_c = R_o$. Donner dans ces conditions les expressions du courant $i_s(t)$ pour un échelon du courant i_o absorbé par le microprocesseur d'amplitude $+I$ et $-I$.

Les formes d'onde calculées à la question précédente ne peuvent pas toujours être obtenues du fait de la limitation intrinsèque de la dynamique en sortie de convertisseur. Cette limitation peut intervenir lors de grandes variations de niveau de courant appelé par le microprocesseur. Nous allons maintenant mettre en évidence ces limitations.

Q.A.24. À partir du schéma de la Fig. A.6, et en supposant que la contrainte de croissance du courant dans l'inductance soit telle que le régulateur du VR impose un rapport cyclique unitaire ($\alpha=1$) pour toutes les cellules, donner la valeur du gradient de courant dans les inductances de sortie di_L/dt en fonction de V_i , V_o et L .

Q.A.25. De la même façon, en supposant que la contrainte de décroissance du courant dans l'inductance soit telle que le régulateur du VR impose un rapport cyclique nul pour toutes les cellules, donner alors la valeur limite du gradient de courant en sortie du convertisseur di_L/dt en fonction de V_o et L .

Q.A.26. Dans le cas d'une structure entrelacée correspondant à un VR à 4 cellules (voir Fig. A.9), donner les valeurs limites des gradients de courant de sortie di_s/dt pour les phases de croissance et de décroissance du courant de sortie en fonction de V_i , V_o et L .

Q.A.27. En déduire l'un des intérêts de la structure entrelacée parallèle utilisée dans les VRs modernes.

Q.A.28. Donner l'expression de l'amplitude maximale d'un échelon positif ($I_{\max_positif}$) et négatif ($I_{\max_négatif}$) du courant absorbé par le microprocesseur pour rester dans un mode de fonctionnement linéaire du convertisseur. Faire l'application numérique pour $V_i = 12V$, $V_o = 1,2V$, $L = 220nH$, $R_c = 1m\Omega$, $C = 6,72mF$.

Dans cette partie, nous avons défini les contraintes statiques et dynamiques de fonctionnement des VRs utilisés pour l'alimentation des microprocesseurs. Nous avons également recherché les limites dynamiques des ces convertisseurs et montré que ces limites dépendent de l'architecture du convertisseur.

Nous allons maintenant étudier le principe de la boucle de régulation en tension d'un VR. Pour cela nous nous attacherons à caractériser le comportement dynamique petit-signal d'un convertisseur et déterminer le correcteur à mettre en œuvre afin d'assurer la stabilité de la régulation et un comportement conforme aux contraintes définies dans la partie précédente.